

*TITLE: Triode field emission device having mesh gate and field emission display using the same*

This application was preliminarily rejected pursuant to Article 63 of the Korean Patent Law based on the following reason. Should there be any opinion against this action, please file a written argument by April 25, 2005. (You can apply for 1-month extension per each case, and we do not notify you of the confirmation for such term extension.)

**[REASON]**

1. This invention described in claims 1 to 7 can be easily invented by those skilled in the art as pointed out below. Accordingly, the above-identified patent application cannot be registered pursuant to Article 29, Paragraph 2 of the Korean Patent Law.

**[BELOW]**

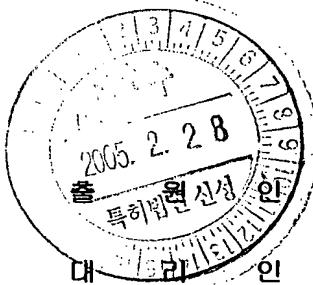
The present invention is directed to a triode field emission device having a mesh gate and a field emission display using the same. The triode field emission device includes a bottom electrode formed on an insulating substrate, an array of carbon nanotube mixture formed on the bottom electrode and an insulating mesh gate plate having a plurality of openings corresponding to the locations of a carbon nanotube mixture array, the upper part of the openings being smaller than the lower part. However, Japanese Patent Laid-Open No. 1992-167326(reference 1), published on June 15, 1992, which discloses a field emission emitter having an insulation layer and field emission formed on a conductive substrate, a cathode formed within the insulation layer and a gate electrode formed on the insulation layer, where a cavity (2a) has a plane figure of a round form and a field emission device is formed in a inverted taper shape, a reference 2 Korean Patent Laid-Open No. 2001-10234(reference 2), published on February 5, 2001, which discloses a field emission display device forming a cathode electrode, a grid electrode and a second electrode in both sides of a row of a penetrate ball on a base substrate in which a carbon nanotube film is formed and a reference 3 Korean Patent Laid-Open No. 2001-37212(reference 3), published on May 7, 2001, which discloses a emission display device including steps that forms a first gate electrode of a stripe pattern in a vertical position to a cathode electrode in one side of a top and bottom substrate and a gate substrate, that forms a gate opening on a gate substrate and that forms a second gate electrode in the opposite side of the gate substrate.

Accordingly, the present invention can be easily invented by those skilled in the art from references 1, 2 and 3.

*[Attachment]* 1. JP Patent Laid-Open No. 1992-167326  
(Published on June 15, 1992)  
2. KR Patent Laid-Open No. 2001-10234  
(Published on February 5, 2001)  
3. KR Patent Laid-Open No. 2001-37212  
(Published on May 7, 2001)

발송번호: 9-5-2005-009010405  
발송일자: 2005.02.25  
제출기일: 2005.04.25

수신 서울시 강남구 역삼동823-30라인빌딩2,3층  
특허법인 신성  
135-080



## 특허청 의견제출통지서

P02ECo42/45

명 청 한국전자통신연구원 (출원인코드: 319980077638)  
주 소 대전 유성구 가정동 161번지  
명 청 특허법인 신성  
주 소 서울시 강남구 역삼동823-30라인빌딩2,3층

출원번호 10-2003-0014782  
발명의명 청 메쉬 게이트를 구비한 삼극형 전계 방출 소자 및 그를 이용한  
전계 방출 디스플레이

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법 시행규칙 별지 제25호의2서식] 또는/및 보정서[특허법시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다.(상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인통지는 하지 않습니다.)

### [ 이유 ]

이 출원의 특허청구범위 제1-7항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조제2항의 규정에 의하여 특허를 받을 수 없습니다.

### [ 아래 ]

본원 발명은 절연성 기판 상에 하부 전극과 도전층 상에 탄소나노튜브 혼합물 어레이와 탄소나노튜브 혼합물 어레이의 위치에 대응하여 다수의 구멍을 구비하고 구멍 상단부의 크기가 하단부의 크기보다 작은 절연성 메쉬 게이트 판을 갖는 것을 특징으로 하는 메쉬 게이트를 구비한 삼극형 전계 방출 소자 및 그를 이용한 전계 방출 디스플레이에 관한 것으로서, 이는 일본 특개평 4-167326(92.6.15, 이하 "인용예1" 이라함)의 도전성 기판상에 형성된 절연막과 절연막 내부에 형성된 캐소드와 절연막상에 형성된 게이트 전극을 구비하고 있는 전계방출형 에미터에 있어서, 절연막의 케비티(2a)가 둥근형태의 평면형상을 가지고 있는 것으로 역테이퍼 형상으로 된 전계방출소자의 기술적구성과, 국내공개 특허공보 2001-10234호(2001.2.5, 이하 "인용예2"라함)의 카본 나노튜브 필름이 형성된 베이스 기판상에, 캐소드 전극과 그리드전극과 관통공의 로우의 양측에 제2전극을 형성하고 있는 전계방출 표시 장치의 기술적 구성과, 국내공개 특허공보 2001-37212호(2001.5.7, 이하 "인용예3"이라함)의 상하부기판과 게이트 기판의 일면에 캐소드 전극광 수직한 스트라이프 패턴의 제1게이트전극을 형성하는 단계와,

게이트 기판에 게이트홀을 형성하는 단계와 게이트 기판의 반대측 일면에 제2게이트 전극을 형성하는 단계를 구비하고 있는 전계방출표시소자의 기술적 구성등으로 부터 당해 기술분야에서 통상의 지식을 가진자가 인용예 1,2 및 3에 의해 용이하게 발명할 수 있습니다.

**[첨 부]**

첨부1 일본공개특허공보 평04-167326호(1992.06.15) 1부.

첨부2 공개특허 제2001-10234호(2001.02.05) 1부.

첨부3 공개특허 제2001-37212호(2001.05.07) 1부. 끝.

2005.02.25

특허청

전기전자심사국

전자소자심사담당관실

심사관

이정재



**<< 안내 >>**

명세서 또는 도면 등의 보정서를 전자문서로 제출할 경우 매건 3,000원, 서면으로 제출할 경우 매건 13,000원의 보정료를 납부하여야 합니다.

보정료는 접수번호를 부여받아 이를 납부자번호로 "특허법 실용신안법·의장법 및 상표법에 의한 특허료 등록료와 수수료의 징수규칙" 별지 제1호서식에 기재하여, 접수번호를 부여받은 날의 다음 날까지 납부하여야 합니다. 다만, 납부일이 공휴일(토요휴무일을 포함한다)에 해당하는 경우에는 그날 이후의 첫 번째 근무일까지 납부하여야 합니다.

보정료는 국고수납은행(대부분의 시중은행)에 납부하거나, 인터넷으로 ([www.giro.go.kr](http://www.giro.go.kr))로 납부할 수 있습니다. 다만, 보정서를 우편으로 제출하는 경우에는 보정료에 상응하는 통상환을 동봉하여 제출하시면 특허청에서 납부해드립니다.

문의사항이 있으시면 ☎ 042-481-5745로 문의하시기 바랍니다.

서식 또는 절차에 대하여는 특허고객 콜센터 ☎ 1544-8080으로 문의하시기 바랍니다.